

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant: Takashi SHIMIZU et al.

Title: CIRCUIT SIMULATION APPARATUS INCORPORATING
DIFFUSION LENGTH DEPENDENCE OF TRANSISTORS AND
METHOD FOR CREATING TRANSISTOR MODEL

Appl. No.: Unassigned

Filing Date: September 24, 2003

Examiner: Unassigned

Art Unit: Unassigned

CLAIM FOR CONVENTION PRIORITY

Commissioner for Patents
PO Box 1450
Alexandria, Virginia 22313-1450

Sir:

The benefit of the filing date of the following prior foreign application filed in the following foreign country is hereby requested, and the right of priority provided in 35 U.S.C. § 119 is hereby claimed.

In support of this claim, filed herewith is a certified copy of said original foreign application:

Japanese Patent Application No. 2002-279398
filed September 25, 2002.

Respectfully submitted,

Date: September 24, 2003

FOLEY & LARDNER
Customer Number: 22428
Telephone: (202) 672-5407
Facsimile: (202) 672-5399

By Phillip J. Anticola Reg. No. 38,819
for/ David A. Blumenthal
Attorney for Applicant
Registration No. 26,257

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 2 年 9 月 2 5 日
Date of Application:

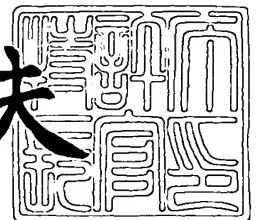
出 願 番 号 特 願 2 0 0 2 - 2 7 9 3 9 8
Application Number:
[ST. 10/C]: [J P 2 0 0 2 - 2 7 9 3 9 8]

出 願 人 N E C エレクトロニクス株式会社
Applicant(s):

2 0 0 3 年 7 月 2 8 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



【書類名】 特許願
【整理番号】 74112751
【あて先】 特許庁長官殿
【国際特許分類】 G06F 17/50

【発明者】

【住所又は居所】 東京都港区芝五丁目 7 番 1 号 日
本電気株式会社内

【氏名】 清水 卓

【発明者】

【住所又は居所】 東京都港区芝五丁目 7 番 1 号 日
本電気株式会社内

【氏名】 坂本 浩則

【特許出願人】

【識別番号】 000004237

【氏名又は名称】 日本電気株式会社

【代理人】

【識別番号】 100082935

【弁理士】

【氏名又は名称】 京本 直樹

【電話番号】 03-3454-1111

【選任した代理人】

【識別番号】 100082924

【弁理士】

【氏名又は名称】 福田 修一

【電話番号】 03-3454-1111

【選任した代理人】

【識別番号】 100085268

【弁理士】

【氏名又は名称】 河合 信明

【電話番号】 03-3454-1111

【手数料の表示】

【予納台帳番号】 008279

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9115699

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 トランジスタの拡散層長依存性を組み込んだ回路シミュレーション装置およびトランジスタモデル作成方法

【特許請求の範囲】

【請求項 1】 シミュレーション対象の回路の接続記述が格納された回路ネットリストを読み込み、トランジスタモデルを参照してシミュレーション対象回路の電流・電圧の変化を計算するシミュレーション実行手段と、

所定の拡散層長のトランジスタに基づいて作成されたトランジスタモデルに対して拡散層長に依存して値が変化する拡散層長依存パラメータについての補正近似式を作成し、前記トランジスタモデルとは拡散層長の異なるトランジスタモデルに対する前記拡散層長依存パラメータの補正値を前記近似式を用いて算出する拡散層依存パラメータ補正手段と、

を備えることを特徴とする回路シミュレーション装置。

【請求項 2】 前記拡散層長依存パラメータには、しきい値電圧パラメータと移動度パラメータとが含まれることを特徴とする請求項 1 に記載の回路シミュレーション装置。

【請求項 3】 前記しきい値電圧パラメータの拡散層依存性の近似式は、拡散層長の逆数の多項式であることを特徴とする請求項 2 に記載の回路シミュレーション装置。

【請求項 4】 前記しきい値電圧パラメータの拡散層依存性の近似式は、予め定められた 1 以上の近似境界拡散層長により分割された複数の範囲内でそれぞれ選択的に適用される複数の拡散層長の逆数の多項式を含んで構成されることを特徴とする請求項 2 に記載の回路シミュレーション装置。

【請求項 5】 前記移動度パラメータの拡散層依存性の近似式は、拡散層長の逆数の多項式であることを特徴とする請求項 2 に記載の回路シミュレーション装置。

【請求項 6】 前記移動度パラメータの拡散層依存性の近似式は、予め定められた 1 以上の近似境界拡散層長により分割された複数の範囲内でそれぞれ選択的に適用される複数の拡散層長の逆数の多項式を含んで構成されるこ

とを特徴とする請求項 2 に記載の回路シミュレーション装置。

【請求項 7】 所定の拡散層長の MOS トランジスタの特性に基づいてトランジスタモデルを作成する第 1 の手順と、

前記所定の拡散層長とは異なる拡散層長の複数の MOS トランジスタのそれぞれについて拡散層長依存パラメータの値を抽出し前記拡散層長依存パラメータの拡散層長依存を表す近似式を作成する第 2 の手順と、

シミュレーションで使用するトランジスタの拡散層長における拡散層依存パラメータの補正值を前記近似式により算出し前記所定の拡散層長の MOS トランジスタの特性に基づくトランジスタモデルの拡散層依存パラメータの値と置換する第 3 の手順と、

を有することを特徴とするトランジスタモデル作成方法。

【請求項 8】 前記拡散層長依存パラメータには、

しきい値電圧パラメータと移動度パラメータとが含まれることを特徴とする請求項 7 に記載のトランジスタモデル作成方法。

【請求項 9】 前記しきい値電圧パラメータの拡散層依存性の近似式は、

拡散層長の逆数の多項式であることを特徴とする請求項 8 に記載のトランジスタモデル作成方法。

【請求項 10】 前記しきい値電圧パラメータの拡散層依存性の近似式は、

予め定められた 1 以上の近似境界拡散層長により分割された複数の範囲内でそれぞれ選択的に適用される複数の拡散層長の逆数の多項式を含んで構成されることを特徴とする請求項 8 に記載のトランジスタモデル作成方法。

【請求項 11】 前記移動度パラメータの拡散層依存性の近似式は、

拡散層長の逆数の多項式であることを特徴とする請求項 8 に記載のトランジスタモデル作成方法。

【請求項 12】 前記移動度パラメータの拡散層依存性の近似式は、

予め定められた 1 以上の近似境界拡散層長により分割された複数の範囲内でそれぞれ選択的に適用される複数の拡散層長の逆数の多項式を含んで構成されることを特徴とする請求項 8 に記載のトランジスタモデル作成方法。

【発明の詳細な説明】

【0001】**【発明の属する技術分野】**

本発明は回路シミュレーションの精度向上に関し、特に、これまで考慮されていないMOSトランジスタの拡散層長依存性を組み込んだ回路シミュレーション装置およびトランジスタモデル作成方法に関する。

【0002】**【従来の技術】**

半導体開発において、MOSトランジスタの微細化に伴って、SPICEで代表される回路シミュレータのシミュレーション精度の一層の向上が要求されている。

【0003】

図5は従来の回路シミュレーション装置の構成を示すブロック図である。シミュレーション実行手段1はSPICEに代表されるシミュレータの本体で、実体はコンピュータ上で動作するシミュレーション実行プログラムである。シミュレーション実行手段1はシミュレーション対象の回路の接続記述が格納された回路ネットリスト3を読み込み、MOSトランジスタのトランジスタモデル2を参照してシミュレーション対象回路の電流・電圧の変化を計算する。

【0004】

シミュレーションの高精度化にはトランジスタモデルの高精度化が必須であり、トランジスタモデルを高精度化するための、しきい値電圧、狭チャネル効果係数、短チャネル効果係数、移動度、キャリアの速度飽和電圧等のモデルパラメータの抽出方法の改良が行われている（例えば特許文献1参照。）。

【0005】

また、SPICE用のトランジスタモデルとして著名なBSIM3、BSIM4のトランジスタモデルの作成において、デバイス条件が変更された場合に、抽出したパラメータを基に変更した条件に対応したパラメータに変更して短時間にトランジスタモデルを作成する方法が開示されている（例えば特許文献2参照。）。

【0006】

しかしながら、最近、MOSトランジスタのドレイン電流が拡散層長 DL に依存して変化することが非特許文献1で指摘され、新たなシミュレーション精度の低下要因として注目されている。トランジスタ間の分離の微細化に伴い、STI (Shallow Trench Isolation: 浅い溝分離) などの分離技術を用いたトランジスタにおいては、周囲に分離領域が存在することにより拡散層およびチャネルの領域に誘起された結晶ひずみの影響によりゲート電極の下部のチャネル領域での移動度が変化してドレイン電流を変化させるものと考えられる。

【0007】

図6 (a) はNチャネルMOSトランジスタの平面図であり、図6 (b) はII-IIに沿った断面図である。図6 (a) に示すように、拡散層長 DL は拡散層およびチャネル形成領域とSTIによる分離領域の境界を表すフィールドパターン31のゲート電極32に対して垂直な方向の長さを表し、ソース長とチャネル長とドレイン長とを合わせた長さに相当する。図6 (b) において、41はシリコン基板であり、42はP型ウェルであり、43はN型ソース・ドレイン領域であり、44はN型LDD (Lightly Doped Drain) 領域であり、45はゲート絶縁膜であり、46はゲート電極であり、47はSTI領域であり、48は絶縁膜である。STI領域47はシリコン基板41の表面に掘られた溝に絶縁物を充填して形成され、N型ソース・ドレイン領域に接している。図6 (a), (b) ではNチャネルMOSトランジスタを示したが、PチャネルMOSトランジスタは不純物のN型とP型を変えるだけで、同様の構造である。

【0008】

ところが、BSIM3, BSIM4のトランジスタモデルを含めて現在の回路シミュレーション装置で用いられるトランジスタモデル2にはドレイン電流の拡散層長 DL に対する依存性は組み込まれていない。すなわち、図7のNチャネルMOSトランジスタのドレイン電流の拡散層長依存性に示すように、拡散層長 DL が小さい場合にはドレイン電流 ID の測定値 (黒丸) が小さくなっているのに対して、現在のMOSトランジスタのモデルでは直線 $L0$ に示されるように、モデルパラメータ抽出に用いたトランジスタの拡散層長 $DL0$ でのドレイン電流 ID の値で一定となっている。このために、SPICEに代表される現在の回路シ

ミュレーション装置ではDL依存性の存在を無視したシミュレーションが行われており、シミュレーション精度の向上を阻害する要因になっている。

【0009】

【特許文献1】

特開 2001-035930号公報 (図1)

【特許文献2】

特開 2000-322456号公報 (図1)

【非特許文献1】

スコット (Gregory Scott)、外4名、「トランジスタの配置と溝分離に誘起されたストレスにより生じるNMOS駆動電流の減少(NMOS Drive Current Reduction Caused by Transistor Layout and Trench Isolation Induced Stress)」、アイイーディーエム技術要約(IEDM Technical Digest)、米国、アイイーイー(IEEE)、1999年、IEDM-99、p. 827-830

【0010】

【発明が解決しようとする課題】

拡散層長依存性が組み込まれていない現在の回路シミュレーション装置を用いた場合でも、予め拡散層長DLが異なるMOSトランジスタ毎にパラメータ抽出を行って多種類のトランジスタモデルを作成しておき、シミュレーション対象の回路に使用される拡散層長DLのトランジスタモデルを多種類のモデルの中から選択して使用することにより、シミュレーション精度の向上を図ることは可能である。しかしながら、拡散層長DLが異なる多種類のトランジスタモデルを作成するためにパラメータ抽出、パラメータフィッティングの作業に長時間を要することになり、また、シミュレーション時に拡散層長DLに応じてMOSトランジスタモデルを使いわなければならない煩雑で人的ミスが入り込みやすい。

【0011】

本発明はこのような状況に鑑みてなされたものであり、本発明の目的は、特定の拡散層長DLでパラメータフィッティングされたMOSトランジスタモデルをもとに、広範囲の拡散層長DLに対してMOSトランジスタモデルを短時間に容易に作成できる手段を備えた回路シミュレーション装置を提供することであり、

またこの回路シミュレーション装置において種々の拡散層長DLを有するMOSトランジスタモデルを作成する方法を提供することである。

【0012】

【課題を解決するための手段】

本発明の第1の発明の回路シミュレーション装置は、シミュレーション対象の回路の接続記述が格納された回路ネットリストを読み込み、トランジスタモデルを参照してシミュレーション対象回路の電流・電圧の変化を計算するシミュレーション実行手段と、所定の拡散層長のトランジスタに基づいて作成されたトランジスタモデルに対して拡散層長に依存して値が変化する拡散層長依存パラメータについての補正近似式を作成し、前記トランジスタモデルとは拡散層長の異なるトランジスタモデルに対する前記拡散層長依存パラメータの補正値を前記近似式を用いて算出する拡散層長依存パラメータ補正手段と、を備えて構成される。

【0013】

第2の発明のトランジスタモデル作成方法は、所定の拡散層長のMOSトランジスタの特性に基づいてトランジスタモデルを作成する第1の手順と、前記所定の拡散層長とは異なる拡散層長の複数のMOSトランジスタのそれぞれについて拡散層長依存パラメータの値を抽出し前記拡散層長依存パラメータの拡散層長依存を表す近似式を作成する第2の手順と、シミュレーションで使用するトランジスタの拡散層長における拡散層長依存パラメータの補正値を前記近似式により算出し前記所定の拡散層長のMOSトランジスタの特性に基づくトランジスタモデルの拡散層長依存パラメータの値と置換する第3の手順とを有することを特徴としている。

【0014】

【発明の実施の形態】

以下、本発明の好ましい実施の形態について、添付図面を参照しながら詳細に説明する。なお、以下の説明は、本発明の実施の形態を示すものであり、本発明が以下の説明に限定されて解釈されるものではない。

【0015】

図1は本発明の一実施の形態である回路シミュレーション装置の構成を示すブ

ロック図である。シミュレーション実行手段 1 は図 5 の従来の回路シミュレーション装置と同様 SPICE に代表される回路シミュレータの本体で、実体はコンピュータ上で動作するシミュレーション実行プログラムである。シミュレーション実行手段 1 はシミュレーション対象の回路の接続記述が格納された回路ネットリスト 3 を読み込み、MOS トランジスタのトランジスタモデル 2 を参照してシミュレーション対象回路の電流・電圧の変化を計算することは、図 5 の従来の回路シミュレーション装置と同様である。しかしながら、図 1 の回路シミュレーション装置では、シミュレーション実行手段 1、トランジスタモデル 2、回路ネットリスト 3 に加えて、拡散層依存パラメータ補正手段 4 を備えている点が新規である。

【0016】

拡散層依存パラメータ補正手段 4 は、MOS トランジスタのトランジスタモデル 2 および種々の拡散層長のトランジスタから抽出した拡散層長依存パラメータのデータからこれらのパラメータの拡散層長依存性の近似式を作成し、作成した近似式を用いて元のパラメータの値と置き換えるべきパラメータの補正値を計算する。これにより元のパラメータの値を補正値に容易に置き換えでき、拡散層長 DL の異なる MOS トランジスタのトランジスタモデル 2 a (図 1 には図示せず) を容易に短時間に作成できる。拡散層依存パラメータ補正手段 4 は、拡散層長依存性近似式生成部 11 としきい値／移動度補正計算部 12 とを有している。

【0017】

拡散層長依存性近似式生成部 11 は、拡散層長 DL の異なる複数の MOS トランジスタの特性測定結果からしきい値電圧パラメータ V_{TH0} の拡散層長依存性の近似式を作成し、また拡散層長 DL の異なる複数の MOS トランジスタの特性測定結果から移動度パラメータ U_0 の拡散層長依存性の近似式を作成する。ここでしきい値パラメータ V_{TH0} 、移動度パラメータ U_0 は、BSIM3、BSIM4 におけるパラメータ V_{TH0} 、 U_0 にそれぞれ相当する。

【0018】

しきい値／移動度補正計算部 12 は、拡散層長依存性近似式生成部 11 で作成され保存された近似式に基づいてトランジスタモデルの所望の拡散層長 DL のし

きい値電圧パラメータ V_{TH0} および移動度パラメータ U_0 の補正された値を計算する。

【0019】

しきい値電圧パラメータ V_{TH0} および移動度パラメータ U_0 の補正された値をもとのトランジスタモデル 2 に返してトランジスタモデル 2 a (図示せず) に変更することにより、所望の拡散層長 DL のドレイン電流特性とよく一致する MOS トランジスタのトランジスタモデルを短時間に容易に生成することができる。

【0020】

図 2 は、本発明の第 2 の実施の形態のトランジスタモデル作成方法のフロー図である。フローは、第 1 の手順であるステップ 21 および 22 と第 2 の手順であるステップ 23 および 24 と、第 3 の手順であるステップ 25 および 26 とを有している。以下、図 2 を参照しながら図 1 の第 1 の実施の形態の回路シミュレーション装置によるトランジスタモデルの作成方法について詳細に説明する。

【0021】

通常、MOS トランジスタモデルの各パラメータは、図 1 には図示していないパラメータ測定・抽出装置を用いて、例えば $DL = DL_0$ に拡散層長 DL を固定した種々のゲートサイズの MOS トランジスタの各端子バイアスを変えたデータから抽出される。図 2 において、ステップ 21 で拡散層長 $DL = DL_0$ のトランジスタの特性を測定し、ステップ 22 で各種のパラメータを抽出しフィッティングして拡散層長 $DL = DL_0$ の MOS トランジスタの電圧・電流特性をよく再現するトランジスタモデル 2 を作成する。

【0022】

次に、ステップ 23 で、図 3 (a), (b), (c) に示すような拡散層長 DL の異なる MOS トランジスタのドレイン電流、しきい値電圧を測定する。図 3 (a) は、ステップ 21 および 22 でパラメータ抽出の対象として用いられる $DL = DL_0$ の拡散層長を有する MOS トランジスタの平面図であり、図 3 (b) は、 DL_0 より小さい $DL = DL_1$ の拡散層長の MOS トランジスタの平面図であり、図 3 (c) は、 DL_0 より大きい $DL = DL_2$ の拡散層長の MOS トラン

ジスタの平面図である。

【0 0 2 3】

ステップ 2 4 では、ドレイン電流、しきい値電圧の測定結果からしきい値電圧パラメータ V_{TH0} および移動度パラメータ U_0 の拡散層長 D_L に対する依存性を求めて近似式を作成する。

【0 0 2 4】

ドレイン電流の拡散層長依存性を表現するためのパラメータのひとつとして移動度パラメータ U_0 を選択した理由は、非特許文献 1 に記載されているように、ドレイン電流の拡散層長依存性が STI で分離された MOS トランジスタのキャリア移動度が拡散層の大きさにより変化することに立脚している。 STI で分離された MOS トランジスタは、熱処理による STI 部分の体積増大によって拡散層領域が変形し、結晶がひずむ。これによりキャリア移動度が変化し、ドレイン電流が変化する。さらに、キャリア移動度の変化と共にしきい値電圧の変化が生じていることも観測されるため、発明者らはドレイン電流に影響の大きいしきい値電圧パラメータ V_{TH0} を拡散層長 D_L 依存性を表す第 2 のパラメータとして選択した。しきい値電圧に拡散層長 D_L 依存性が観測されることから、ドレイン電流の変化には STI による結晶歪みだけでなく、トランジスタ製造時の不純物のドーズ量変動などの他の要因も関係している可能性が高い。

【0 0 2 5】

電気特性の変化は、拡散層長 D_L に依存し、ドレイン長、ソース長への依存性は小さい。物理的起源に密接に関係して定められた $SPICE$ シミュレータのトランジスタモデルなどでは特に、移動度パラメータ U_0 、しきい値電圧パラメータ V_{TH0} の 2 つのパラメータに拡散層長 D_L 依存性を導入し、近似式を作成し保存しておくことが有効である。

【0 0 2 6】

ステップ 2 4 では具体的には、移動度パラメータ U_0 が $(1/D_L)$ の n 次 (n は正整数) の多項式に比例する部分と、しきい値電圧パラメータ V_{TH0} が $(1/D_L)$ の m 次 (m は正整数) の多項式で変動する部分の 2 種類に分け、多項式の比例係数を実測に合わせて抽出する。次のような式で表わすことができる。

$$U_0(DL) = U_0(DL=DL_0) \times (u_{d0} + u_{d1} \times (1/DL) + u_{d2} \times (1/DL)^2 + u_{d3} \times (1/DL)^3 \dots + u_{dn} \times (1/DL)^n) \dots \text{(式1)}$$

$$V_{TH0}(DL) = V_{TH0}(DL=DL_0) + (v_{d0} + v_{d1} \times (1/DL) + v_{d2} \times (1/DL)^2 + v_{d3} \times (1/DL)^3 \dots + v_{dm} \times (1/DL)^m) \dots \text{(式2)}$$

但し、式1において、 $(u_{d0} + u_{d1} \times (1/DL_0) + u_{d2} \times (1/DL_0)^2 + u_{d3} \times (1/DL_0)^3 \dots + u_{dn} \times (1/DL_0)^n)$
 $=1$ であり、式2において、 $(v_{d0} + v_{d1} \times (1/DL_0) + v_{d2} \times (1/DL_0)^2 + v_{d3} \times (1/DL_0)^3 \dots + v_{dm} \times (1/DL_0)^m)$
 $=0$ となるように選ぶことで、 $DL=DL_0$ での精度を保ったまま、 $DL \neq DL_0$ の範囲での精度を上げることができる。

【0027】

拡散層長 DL が非常に大きい場合にはひずみの影響が小さくなり、 DL への依存性が小さくなる。したがって $(1/DL)$ の多項式を用いて近似することにより良い近似式を得ることができる。

【0028】

また、NチャネルMOSトランジスタとPチャネルMOSトランジスタとでは異なったひずみへの依存性を持ち、電気特性においても異なる拡散層長 DL 依存性を持つが、何れに対しても $(1/DL)$ の多項式近似は有効であり、拡散層長 DL 依存性を表現できる。

【0029】

以上のようにして第2の手順であるステップ23および24で得られた各係数 u_{d0} , u_{d1} , u_{d2} , $u_{d3} \dots$ を持つ移動度パラメータ U_0 の拡散層長 DL 依存性を近似する多項式、および各係数 v_{d0} , v_{d1} , v_{d2} , v_{d3} , \dots をもつしきい値電圧パラメータ V_{TH0} の拡散層長 DL 依存性を近似する多項式が、第1の手順であるステップ21および22で得られた $DL=DL_0$ のMOSトランジスタを用いてパラメータ抽出されたMOSトランジスタモデルと共にシミュレーション時に提示される。

【0030】

図4 (a) はNチャネルMOSトランジスタにおけるしきい値電圧パラメータ V_{TH0} の測定値 (黒丸) と多項式で近似した近似曲線 $L1$ との一例を示した図である。このように近似式を作成しておくことにより、 $DL = DL0$ とは異なる拡散層長である $DL = DL1$ 、 $DL = DL2$ 等の所望の拡散層長 DL に対応するしきい値電圧パラメータ V_{TH0} を容易に求めることができる。移動度パラメータ $U0$ についても図4 (a) のしきい値電圧パラメータ V_{TH0} と同様で、近似式を作成しておくことにより、所望の拡散層長 DL に対応する移動度パラメータ $U0$ を容易に求めることができる。

【0031】

図4 (b) はNチャネルMOSトランジスタのドレイン電流 ID の拡散層長 DL に対する依存性の測定値 (黒丸) と、本発明を適用し近似式を用いて拡散層長毎に補正されたトランジスタモデルから算出したドレイン電流の拡散層長依存性を表す曲線 $L2$ とを比較した図の一例である。図7の従来例の場合とは異なり、図4 (b) に示すように、移動度パラメータ $U0$ およびしきい値電圧パラメータ V_{TH0} に拡散層長依存性を導入することにより、ドレイン電流 ID の拡散層長 DL に対する依存性をよく表現することが可能となる。なお、 STI により分離されたPチャネルトランジスタにおいては、拡散層長が小さくなると共にドレイン電流が増大するというNチャネルMOSトランジスタとは逆の依存性を示すが、移動度パラメータ $U0$ およびしきい値電圧パラメータ V_{TH0} の拡散層長依存性を導入することによりドレイン電流の拡散層長に対する依存性がよく表現できることはNチャネルMOSトランジスタの場合と同様である。

【0032】

ステップ25では、移動度パラメータ $U0$ の拡散層長 DL 依存性を近似する多項式、およびしきい値電圧パラメータ V_{TH0} の拡散層長 DL 依存性を近似する多項式を用いてシミュレーション対象の回路中で使用する拡散層長 DL における移動度パラメータ $U0$ の補正值およびしきい値電圧パラメータ V_{TH0} の補正值が算出される。

【0033】

ステップ26では、元の $DL = DL_0$ のMOSトランジスタを用いて抽出されたトランジスタモデル2に対し、回路設計者は移動度パラメータ U_0 を近似式から計算された補正值に置き換え、しきい値電圧パラメータ V_{TH0} を近似式から計算された補正值に置き換えてそれぞれ変更するにより、元のトランジスタモデル2から所望の DL に適合したMOSトランジスタモデルを2aを作成することができ、高精度のシミュレーションが可能になる。また、拡散層長 DL を変えた時に回路設計者が変えなければならない拡散層長依存パラメータは、移動度パラメータ U_0 と、しきい値電圧パラメータ V_{TH0} のみであり、拡散層長依存性を少ない手順でトランジスタモデルに組み込むことができる。

【0034】

なお、図2のフロー図では、第1の手順であるステップ21および22と、第2の手順であるステップ23および24と、第3の手順であるステップ25および26とが連続して実行されるが如く図示されているが、第1の手順と第2の手順とは時間的には独立して実行されることが多く、第1の手順と第2の手順がほぼ並行して実行されることもあるが、第1の手順と第2の手順との間に大きな時間経過がある場合もある。また、第3の手順についても第1の手順、第2の手順と時間的には独立して実行される場合も多く、第1の手順で作成したトランジスタモデルと第2の手順で作成した近似式を用い、 DL の異なるトランジスタモデルを使ってシミュレーションするために第3の手順のみを複数回に渡って繰り返す場合もある。

【0035】

なお、ステップ26では、回路設計者が人手で元のトランジスタモデルのパラメータの値を近似式から計算された補正值に置き換えるとして説明したが、トランジスタモデルと拡散層長 DL の値が指定された場合に、拡散層長依存パラメータ（移動度パラメータ U_0 、しきい値電圧パラメータ V_{TH0} ）を自動的に近似式から計算した補正值に置き換えて指定された拡散層長 DL に対応したトランジスタモデルを生成するように拡張することも可能である。

【0036】

また、以上の本発明についての説明では、シミュレーションにおいて使用され

る MOS トランジスタの拡散層長はシミュレーション回路内で 1 種類であるとして説明したが、トランジスタまたは複数のトランジスタからなる回路ブロックを単位として拡散層長を指定できるように回路接続記述の形式を変更し、それぞれのトランジスタまたは回路ブロックの単位で対応する拡散層長に適合したトランジスタモデルを生成してシミュレーションに用いるように拡張することも可能である。

【0037】

さらに、ひとつの ($1/DL$) の多項式ではしきい値電圧パラメータ V_{TH0} の拡散層長依存性の誤差の小さい近似ができない場合には、図 4 (c) に示すように近似境界拡散層長 DL_C 以下の範囲と DL_C より大きい範囲に分割し、各範囲に対応させて近似式を設定することも可能である。移動度パラメータ U_0 の拡散層長依存性についても同様に近似境界拡散層長 DL_C 以下の範囲と DL_C より大きい範囲に分割し、各範囲に対応させて近似式を設定することも可能である。図 4 (c) では、近似境界拡散層長 DL_C 以下の範囲の近似式による近似曲線 L_3 と DL_C より大きい範囲の近似式による近似曲線 L_4 により近似の精度を高めている。また、図 4 (c) ではふたつの範囲に分割した場合を示したが、3 以上の範囲に分割して近似式を設定しても良い。

【0038】

【発明の効果】

以上に説明したように、本発明ではトランジスタモデルをもとに、拡散層長依存性を有するパラメータの近似式を作成し、作成した近似式を用いて得られたパラメータの値を元のパラメータの値と置き換えることにより拡散層長 DL の異なる MOS トランジスタのトランジスタモデルを作成するので、所望の拡散層長 DL のドレイン電流特性とよく一致する MOS トランジスタのトランジスタモデルを短時間に容易に生成することができる。これにより、MOS トランジスタのドレイン電流の拡散層長依存性を考慮した回路シミュレーションが可能となり、シミュレーション精度を向上させることが可能となる。

【図面の簡単な説明】

【図 1】

本発明の回路シミュレーション装置の構成を示すブロック図である。

【図 2】

本発明のトランジスタモデル作成方法のフロー図である。

【図 3】

(a), (b), (c) はそれぞれ拡散層長 D_L の異なる MOS トランジスタの平面図である。

【図 4】

(a) はしきい値電圧パラメータ V_{TH0} の測定値と多項式で近似した曲線 L_1 とを比較した図であり、(b) はドレイン電流 I_D の拡散層長 D_L に対する依存性の測定値と計算値とを比較した図であり、(c) は拡散層長の臨界値 D_{LC} 以下の範囲と臨界値 D_{LC} より大きい範囲に分割して近似式を設定する例を示す図である。

【図 5】

従来の回路シミュレーション装置の構成を示すブロック図である。

【図 6】

(a) は N チャネル MOS トランジスタの平面図であり、(b) は断面図である。

【図 7】

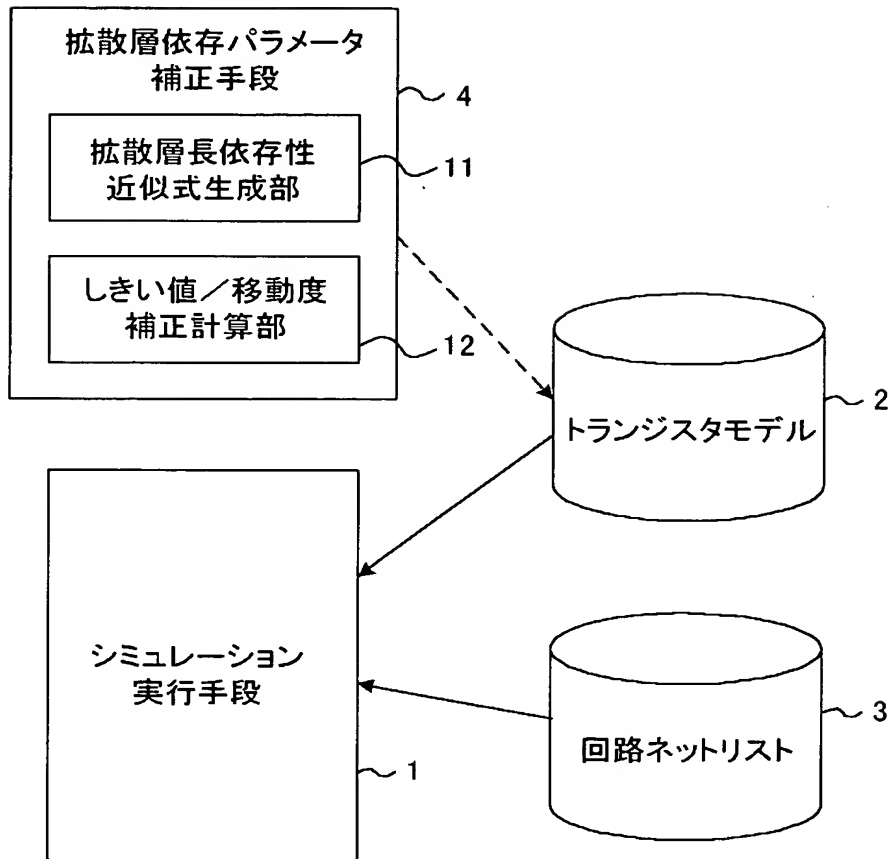
従来の回路シミュレーションでは拡散層長依存性が組み込まれていないことを説明する図である。

【符号の説明】

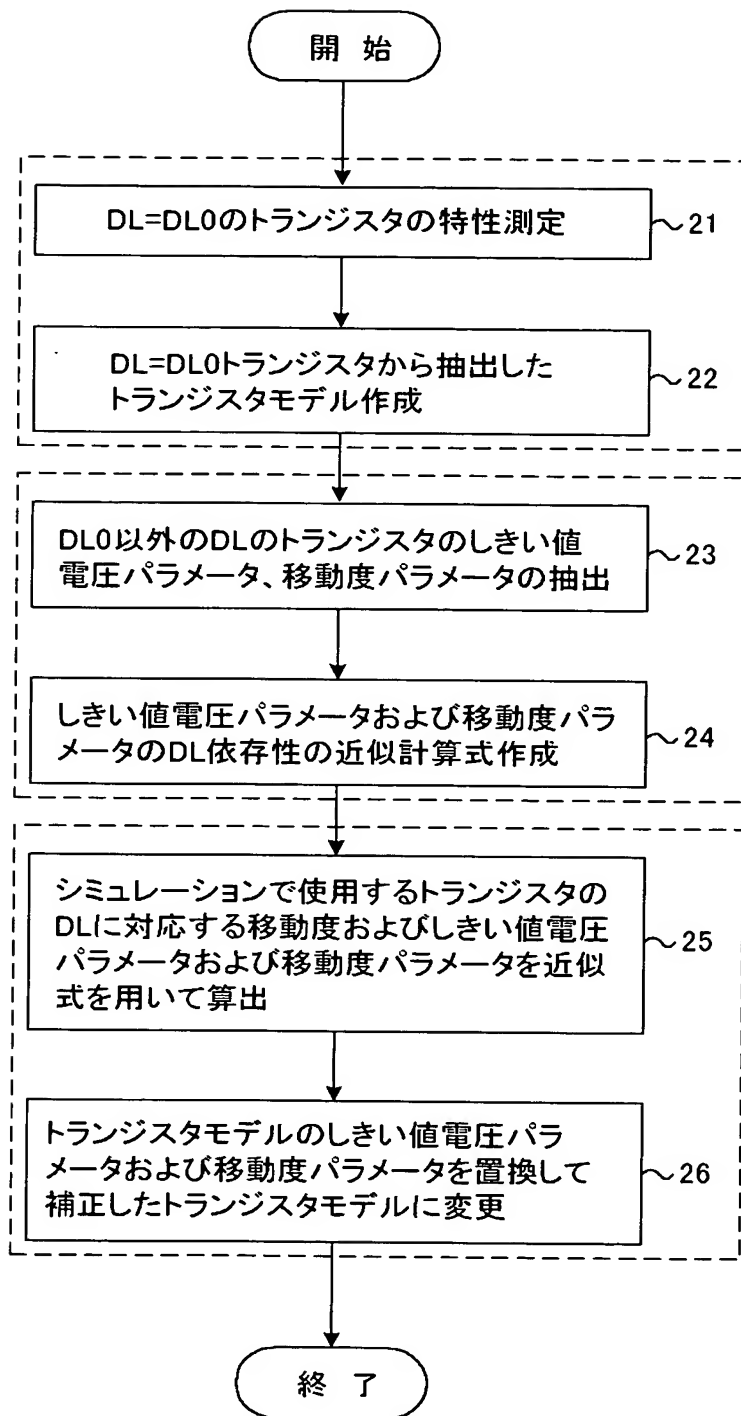
- 1 シミュレーション実行手段
- 2 トランジスタモデル
- 3 回路ネットリスト
- 4 拡散層依存パラメータ補正手段
- 31 フィールドパターン
- 32, 46 ゲート電極

【書類名】 図面

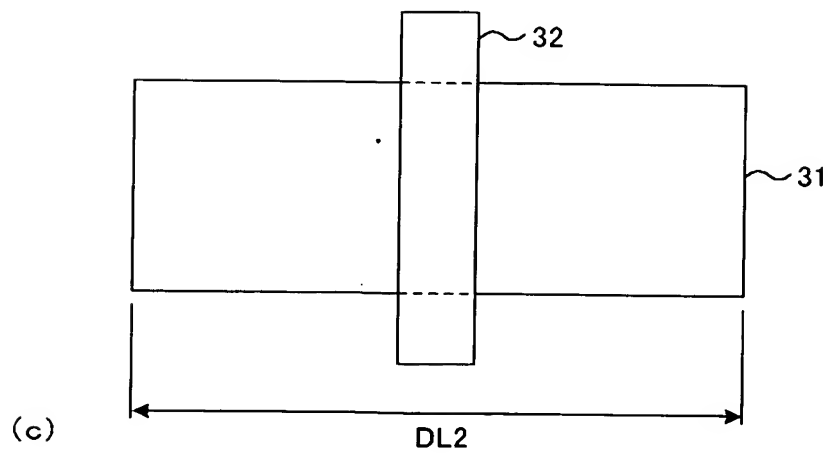
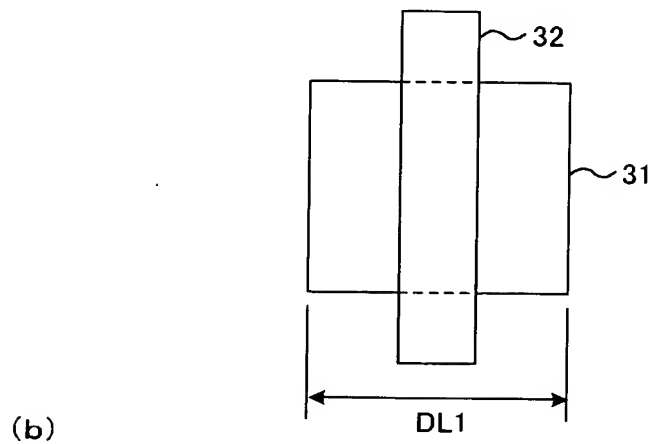
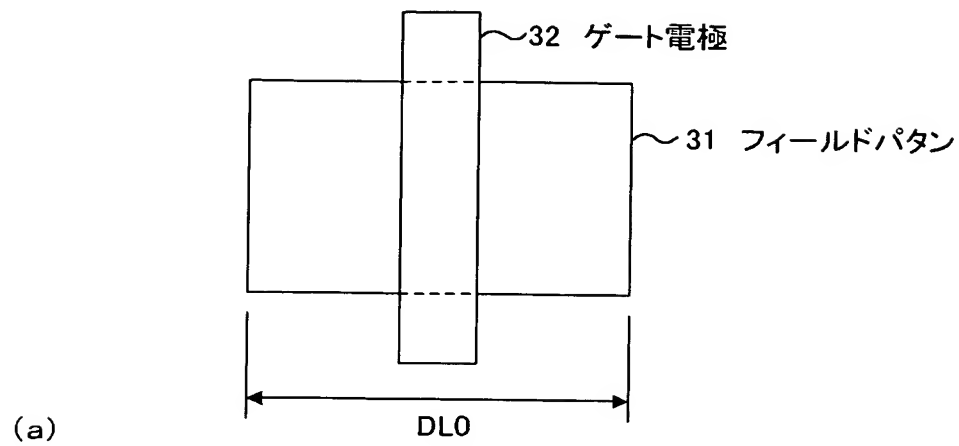
【図 1】



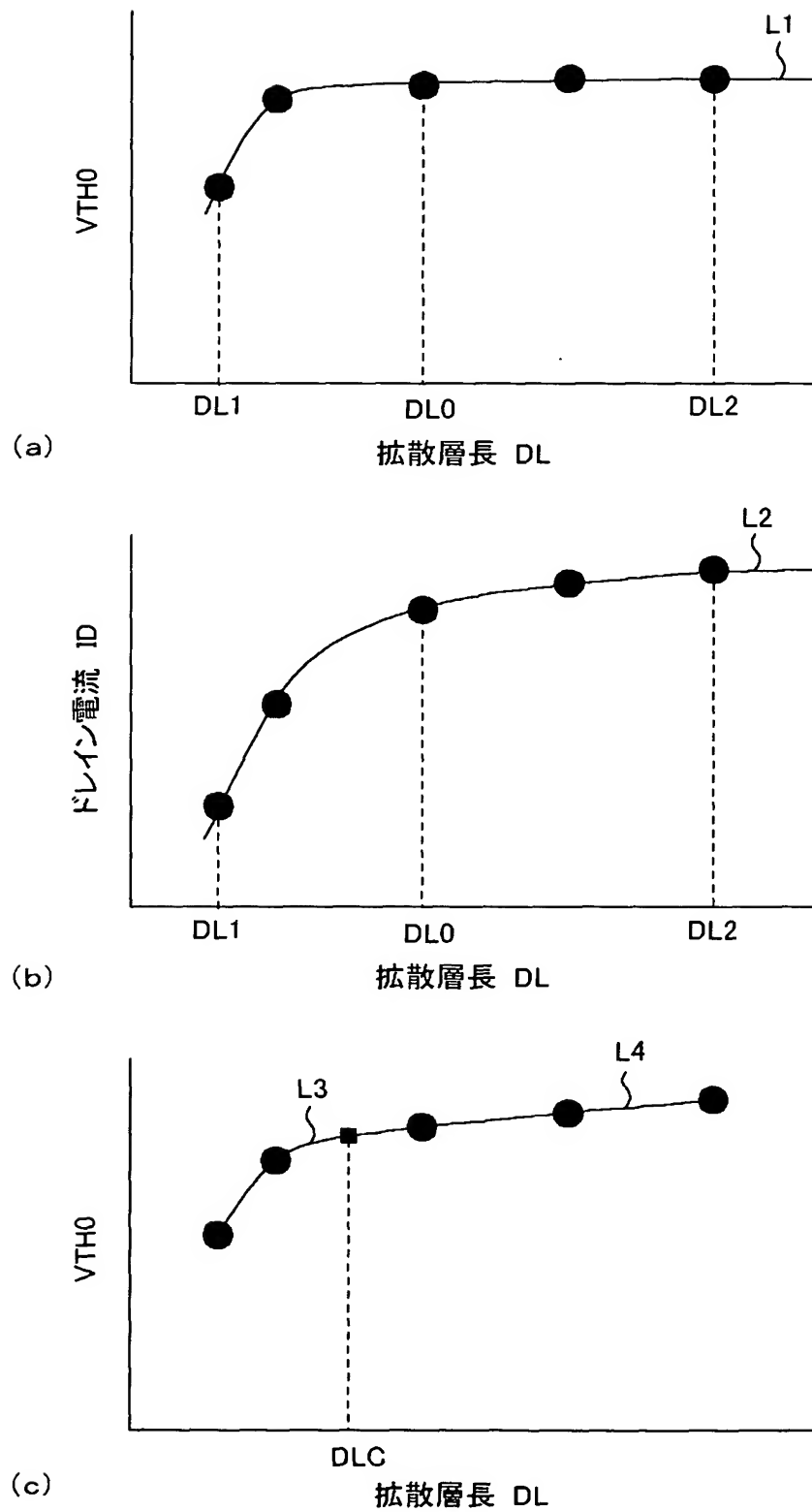
【図 2】



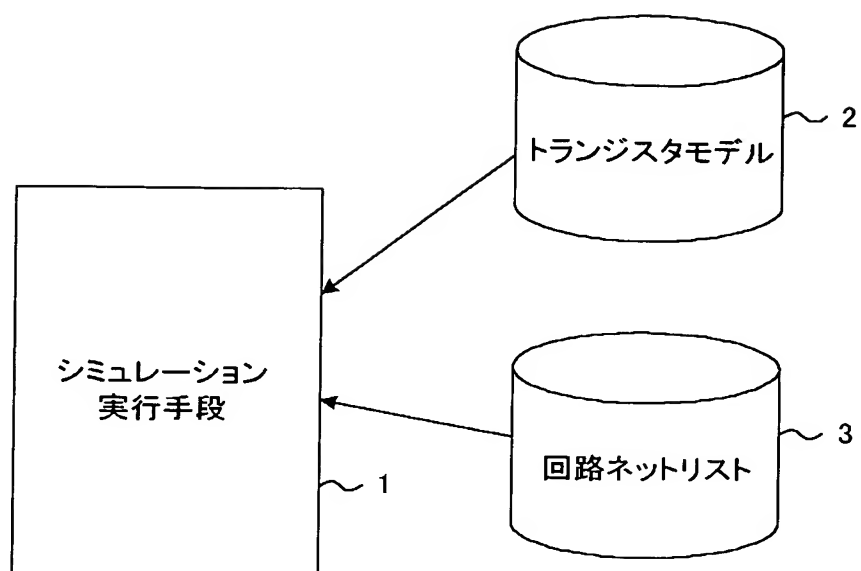
【図 3】



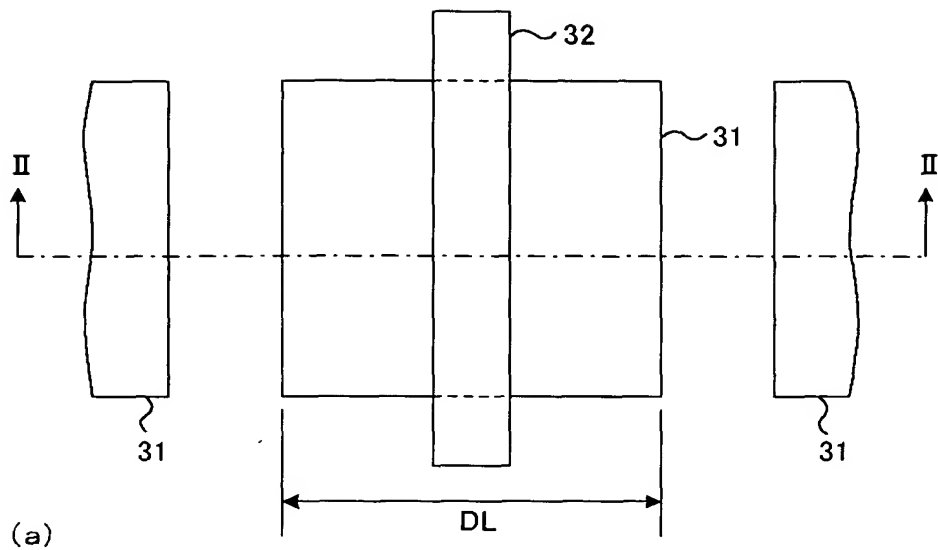
【図 4】



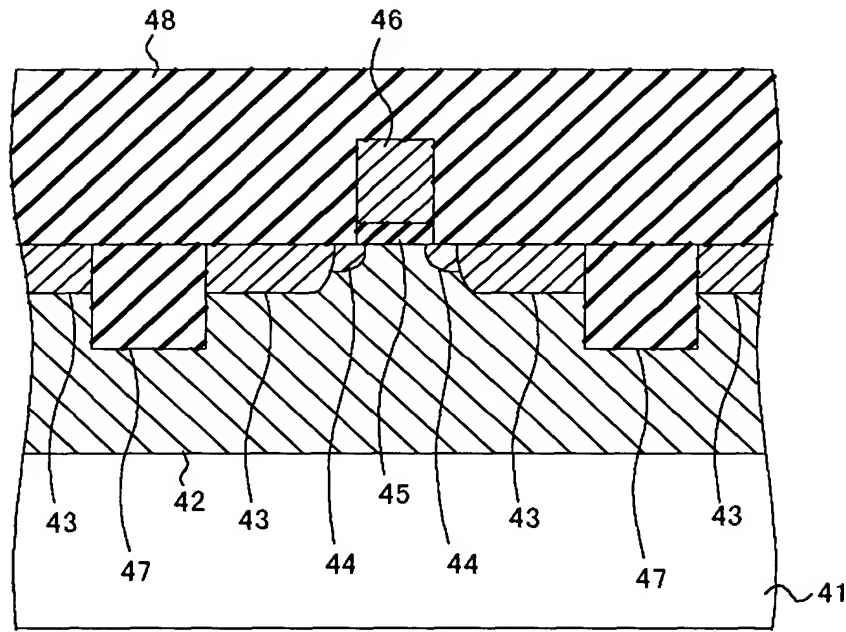
【図 5】



【図 6】



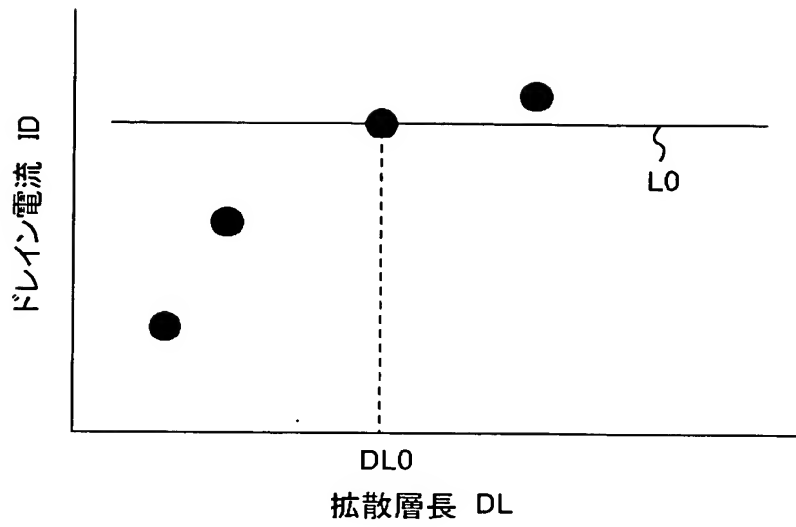
(a)



(b)

- | | | | |
|----|----------|----|--------|
| 41 | シリコン基板 | 45 | ゲート絶縁膜 |
| 42 | P型ウェル | 46 | ゲート電極 |
| 43 | N型ドレイン領域 | 47 | STI領域 |
| 44 | N型LDD領域 | 48 | 絶縁膜 |

【図 7】



【書類名】 要約書

【要約】

【課題】 拡散層長が異なるMOSトランジスタのモデルを短時間に容易に作成できる回路シミュレーション装置およびモデル作成方法を提供する。

【解決手段】 拡散層依存パラメータ補正手段4は、MOSトランジスタのトランジスタモデル2および種々の拡散層長のトランジスタから抽出した拡散層長依存パラメータのデータからこれらのパラメータの拡散層長依存性の近似式を作成し、作成した近似式を用いて元のパラメータの値と置き換えるパラメータの補正値を計算する。これにより補正値を元のパラメータの値と容易に置き換えでき、拡散層長DLの異なるMOSトランジスタのトランジスタモデルを作成できる。MOSトランジスタのドレイン電流の拡散層長依存性を考慮した回路シミュレーションが可能となるので高精度のシミュレーションが可能となる。

【選択図】 図1

認定・付加情報

特許出願の番号	特願 2 0 0 2 - 2 7 9 3 9 8
受付番号	5 0 2 0 1 4 3 3 2 4 6
書類名	特許願
担当官	第七担当上席 0 0 9 6
作成日	平成 1 4 年 9 月 2 6 日

< 認定情報・付加情報 >

【提出日】 平成14年 9月25日

次頁無

【書類名】 出願人名義変更届（一般承継）

【あて先】 特許庁長官殿

【事件の表示】

【出願番号】 特願2002-279398

【承継人】

【識別番号】 302062931

【氏名又は名称】 N E C エレクトロニクス株式会社

【承継人代理人】

【識別番号】 100109313

【弁理士】

【氏名又は名称】 机 昌彦

【提出物件の目録】

【物件名】 承継人であることを証明する登記簿謄本 1

【援用の表示】 平成 1 5 年 1 月 1 0 日提出の特願 2 0 0 2 - 3 1 8 4 8
8 の出願人名義変更届（一般承継）に添付のものを援用
する。

【物件名】 承継人であることを証明する承継証明書 1

【援用の表示】 平成 1 5 年 1 月 1 0 日提出の特願 2 0 0 2 - 2 9 7 6 1
2 の出願人名義変更届（一般承継）に添付のものを援用
する。

【包括委任状番号】 0215753

【プルーフの要否】 要

認定・付加情報

特許出願の番号	特願 2 0 0 2 - 2 7 9 3 9 8
受付番号	5 0 3 0 0 2 0 6 6 3 2
書類名	出願人名義変更届（一般承継）
担当官	佐々木 吉正 2 4 2 4
作成日	平成 1 5 年 2 月 1 9 日

< 認定情報・付加情報 >

【提出日】 平成 15 年 2 月 10 日

次頁無

特願 2 0 0 2 - 2 7 9 3 9 8

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 4 2 3 7]

1. 変更年月日

1 9 9 0 年 8 月 2 9 日

[変更理由]

新規登録

住 所

東京都港区芝五丁目 7 番 1 号

氏 名

日本電気株式会社

特願 2 0 0 2 - 2 7 9 3 9 8

出 願 人 履 歴 情 報

識別番号

[3 0 2 0 6 2 9 3 1]

1. 変更年月日

2 0 0 2 年 1 1 月 1 日

[変更理由]

新規登録

住 所

神奈川県川崎市中原区下沼部 1 7 5 3 番地

氏 名

N E C エレクトロニクス株式会社